

DRC/LVS/NET物理验证



Guardian是一个为模拟、混合信号和RF射频IC设计提供交互模式和批处理模式验证的工具，它与Silvaco的原理图输入工具Gateway和版图编辑器Expert紧密集成。Guardian可有效执行设计规则检查(DRC)和版图与原理图比较(LVS)。



- Guardian优化用于64-bit Linux系统
- 与Expert版图编辑器和Gateway原理图编辑器紧密集成，为模拟、混合信号和RF射频设计提供完整的从输入到验证的设计流程
- 支持由Dracula™和Diva™转换的DRC/LVS/NET规则文件
- 支持晶圆代工厂（Foundry）认证的工艺设计套件(PDK)，被广泛应用于半导体工艺技术。
- 快速直观的分层式LVS调试程序，具备版图和原理图之间交叉探测的功能
- Guardian NET支持应力效应和邻近参数提取
- Silvaco强大的加密功能可以用来保护客户和第三方的知识产权

Guardian DRC主要特征：

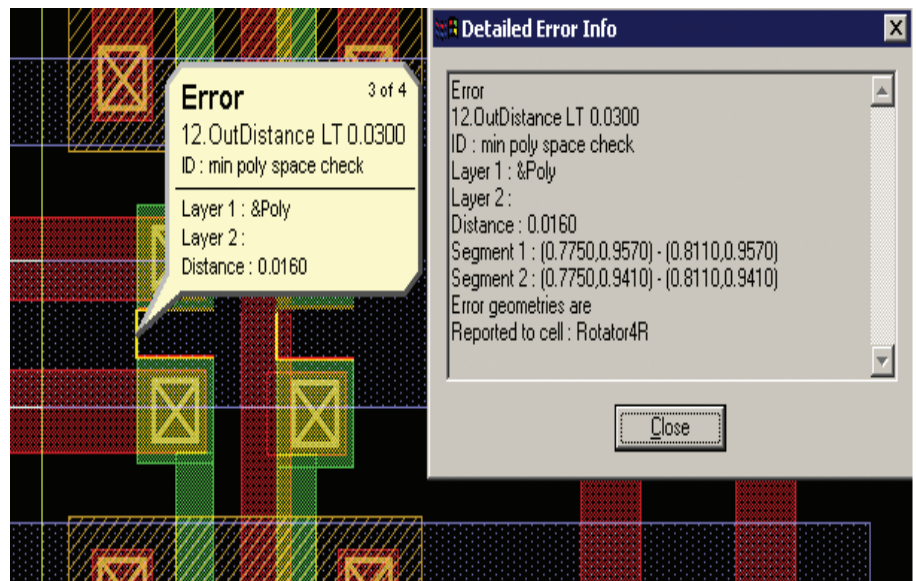
易用性

- 包含规则文件翻译器，用于从Dracula和Diva中导入运行结果，使应用简便
- 安装简单，无需咨询技术人员即可设置环境
- 图形和文本格式的DRC错误报告提供导航和视图化，对新老用户都相当直观

高效、多功能

- 完备的DRC命令集适用于任何设计环境——局部 DRC命令用于交互式环境，全芯片DRC命令则用于批处理环境
- 基于高效的内存管理和先进算法的经优化的层操作使Guardian在Windows、Linux和Solaris平台上均可获得最大性能
- 基于连接性的DRC操作包括天线规则检查（antenna rule checking）

高效 — Expert版图编辑器中直观的图形化DRC除错调试



精准、快速、大容量

- 支持90度、45度、以及任意角度图形，而丝毫不影响模拟和混和信号设计版图的精度
- 交互式DRC在Expert版图编辑器中运行，提供局部区域快速DRC，并可将错误存储于芯片错误数据库中，从而保持局部错误数据库与芯片错误数据库的一致性
- 分层式DRC报告数据库可追踪DRC运行历史纪录
- 分层式DRC错误报告功能最大化了版图调试效率
- 多线程DRC可显著提高性能和容量

Guardian LVS/NET特点:

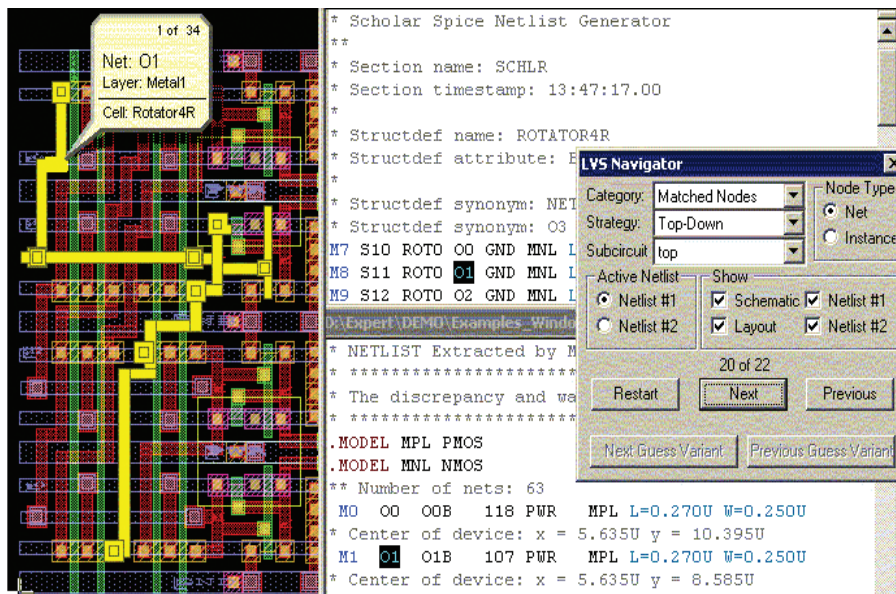
易用性

- 直观的分层式LVS差异报告可显著缩短除错调试时间
- Gateway原理图编辑器与Expert版图编辑器的数据库直接链接, 可提供交叉探测, 即时生成图形差异报告
- 子电路的黑盒子选项提供了分层模式中的渐进式LVS比较, 并可IP模块轻松纳于高层验证设计之中

精准、快速、大容量

- 可精确计算尺寸相关的SPICE参数, 这些参数对于含有默认或用户自定义公式的模拟设计非常重要
- 可在LVS追踪中精确识别通用器件(如晶体管、二极管、电阻、电容等)、用户自定义器件和/或黑盒子电路
- 可对性能不匹配的任何半导体工艺, 有效提取全芯片版图网表

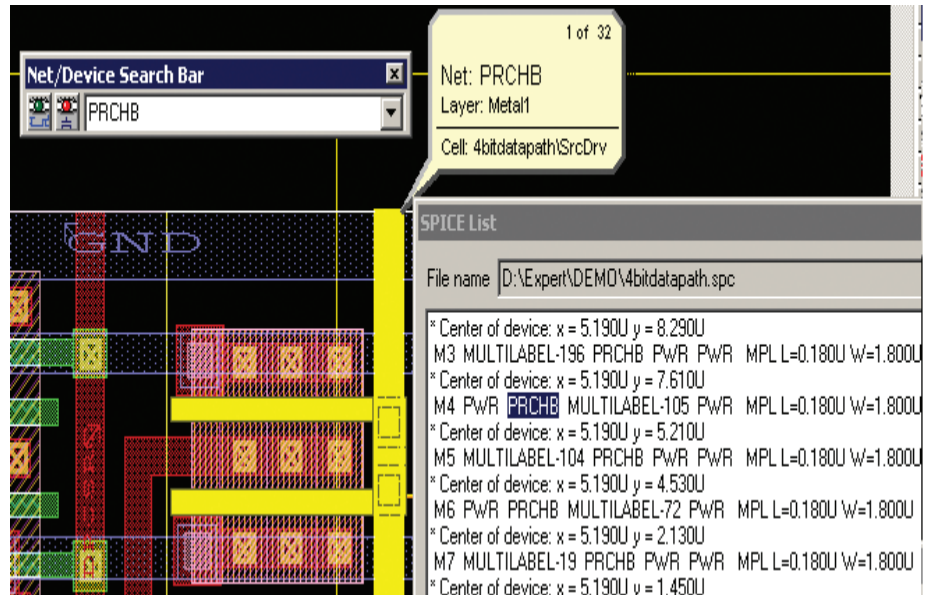
交叉探测: 该图清晰显示了LVS差异的交互式分层交叉探测



高效、多功能

- 分层式设计数据库支持平展式式和分层式LVS网表比较
- 可处理器件成型中所用到的任意形状的多边形
- 可最大程度地保留原始层次, 以便于轻松调试版图后仿真(post-layout simulation)
- 分层式交叉探测功能可用于原理图网表、所提取的版图网表和物理版图
- 可检测电气规则检查(ERC: Electrical Rule Check) 的违例状况(如短路、开路、悬空和连接不当的器件等), 并具有方便的过滤选项功能
- 支持MOSFET、BJT、JFET、MESFET、Diode、电阻、电容和参数化用户自定义器件
- Guardian LVS仅针对分层式多线程运行

网路跟踪 (Net Tracing) 功能可跟踪在版图 和原理图网表之间的网路和器件



Guardian 输入/输出



SILVACO

新加坡

Silvaco Singapore Pte Ltd

77 Science Park Drive, CINTECH III #03-10
Singapore Science Park I, Singapore 118256

Tel: +65-6872 3674

Fax: +65-6872 2497

Email: sgsales@silvaco.com

WWW.SILVACO.COM.CN

Rev. 101410_26